



SPECIFICATIONS AND FEATURES

DATASHEET

WWW.UNICORECOMM.COM

UFirebirdII-UC6580

双频 GNSS 定位芯片

Copyright© 2009-2023, Unicore Communications, Inc.
Data subject to change without notice.

修订记录

修订版	修订记录	日期
R1.0	初始版	2023-09

权利声明

本手册提供和芯星通科技（北京）有限公司（以下简称为“和芯星通”）相应型号产品信息。

和芯星通保留本手册文档，及其所载之所有数据、设计、布局图等信息的一切权利、权益，包括但不限于已有著作权、专利权、商标权等知识产权，可以整体、部分或以不同排列组合形式进行专利权、商标权、著作权授予或登记申请的权利，以及将来可能被授予或获批登记的知识产权。

和芯星通拥有“和芯星通”、“UNICORECOMM”以及本手册下相应产品所属系列名称的注册商标专用权。

本手册之整体或其中任一部分，并未以明示、暗示、禁止反言或其他任何形式对和芯星通拥有的上述权利、权益进行整体或部分的转让、许可授予。

免责声明

本手册所载信息，系根据手册更新之时所知相应型号产品情形的“原样”提供，对上述信息适于特定目的、用途之准确性、可靠性、正确性等，和芯星通不作任何保证或承诺。

和芯星通可能对产品规格、描述、参数、使用等相关事项进行修改，或一经发现手册误载信息后进行勘误，上述情形可能造成订购产品实际信息与本手册所载信息有差异。

如您发现订购产品的信息与本手册所载信息之间存有不符，请您与本公司或当地经销商联系，以获取最新的产品手册或其勘误表。

前言

本文档为用户提供有关和芯星通 UC6580 芯片的硬件特性、性能指标等信息。

适用读者

本文档适用于对 GNSS 模块有一定了解的技术人员使用。

目录

1	产品介绍.....	1
1.1	概述.....	1
1.2	产品主要特性.....	2
1.3	技术指标	3
2	引脚定义.....	5
2.1	引脚分布	5
2.2	引脚说明	6
3	芯片架构.....	8
3.1	芯片框图	8
3.2	电源管理	9
3.3	芯片时钟	11
3.4	芯片复位	12
4	RF 子系统	13
4.1	LNA	14
4.2	射频增益模块.....	14
4.3	下混频器	14
4.4	中频低通滤波器	14
4.5	AGC	15
4.6	PGA 及 ADC	15
5	基带子系统	16
5.1	接口	16
5.1.1	UART	16
5.1.2	SPI slave 接口.....	16
5.1.3	SPI master 接口.....	17
5.1.4	I ² C	17

UC6580 Datasheet

5.1.5 串行 Flash 接口	17
5.2 PIO 复用说明	18
5.3 时间管理单元	20
5.4 看门狗	20
5.5 定时器计数器	20
6 系统配置	21
6.1 电源供电方案	21
6.1.1 DC-DC 模式	21
6.1.2 LDO 模式	21
6.2 BOOT 模式	22
7 电气特性指标	25
7.1 直流电气特性指标	25
7.1.1 最大绝对额定值	25
7.1.2 推荐工作条件	26
7.2 模拟电气特性指标表	26
7.3 RF 电气特性指标	28
8 机械尺寸	29
8.1 UC6580A (QFN40 车规)	29
8.2 UC6580I (QFN40 工规)	30
9 焊接要求	31
10 产品外观及包装	32
10.1 外观	32
10.2 标识	32
10.3 订货信息	33

1 产品介绍

1.1 概述

UC6580 是和芯星通研制的一款支持北斗三号的双频多系统亚米级定位精度 SoC。这款基于 22 nm 工艺的低功耗、小型化射频基带一体化 SoC 具有抗多径、抗干扰及高精度 GNSS 联合定位技术，在功耗、尺寸敏感的场景下更胜一筹。

UC6580 面向全球应用，拥有 96 个跟踪通道，支持 GPS、GLONASS、北斗、Galileo、NAVIC、QZSS，可多系统联合定位，并支持多种 SBAS 信号接收处理，向用户提供快速、准确的高性能定位体验。

UC6580 支持 L1 + L5/L2 双频单点定位和双频多系统的原始观测值输出。前者可用于可穿戴、手持设备、步行导航等领域，在城市多径环境下相对于单频方案明显地提升了用户体验，而后者则可进行厘米级 RTK 定位及亚米级 RTD 定位，适用于车载、机器人、无人机等应用。

UC6580 芯片拥有车规级和工规级两种规格，参见表 1-1。

表 1-1 UC6580 的规格说明

型号	等级	封装
UC6580A	车规级	QFN40
UC6580I	工规级	QFN40

1.2 产品主要特性

- 基于 22 nm 工艺的小型化双频多系统 GNSS SoC 低功耗设计
- 兼容北斗三号的双频多系统并行捕获、跟踪技术，支持：
 - BDS B1I/B1C* + B2a 或 B1I/B1C* + B2I
 - GPS L1 + L5 或 L1 + L2
 - Galileo E1 + E5a 或 E1 + E5b
 - GLONASS G1 或 G1+G2
 - QZSS L1 + L5 或 L1 + L2
 - SBAS L1
 - NAVIC L5*
- 实时宽窄带抗干扰技术：带内宽窄带干扰检测与移除，可抗总干扰功率不低于-75 dBm
- 支持 L1 + L5/L2 双频单点定位，具有优异的多径抑制算法
- 支持 L1 + L5/L2 双频多系统的原始观测值输出，可进行厘米级 RTK 定位及亚米级 RTD 定位*
- 超高灵敏度射频与基带设计：捕获灵敏度优于-148 dBm，跟踪灵敏度优于-165 dBm
- 支持 AGNSS
- 支持安全启动功能
- 拥有车规级和工规级两种规格，采用 QFN40 封装，详见章节 10.3 订货信息
- UC6580A 符合 AEC-Q100 Grade2

* 特定固件版本支持。

1.3 技术指标

表 1-2 技术指标

基本信息			
通道	96 通道		
更新频率	最大 10 Hz		
数据格式	NMEA-0183, Unicore, RTCM 3.x		
频点		模式一	模式二*
	BDS	B1I/B1C* + B2a	B1I/B1C* + B2I
	GPS	L1 + L5	L1 + L2
	Galileo	E1 + E5a	E1 + E5b
	GLONASS	G1	G1 + G2
	QZSS	L1 + L5	L1 + L2
	NAVIC	L5*	-
	SBAS	L1	L1
观测精度			
水平位置精度（RMS）	单点定位：1.5 m		
	RTK ¹ ：1 cm + 1ppm		
垂直位置精度（RMS）	单点定位：2.5 m		
	RTK ¹ ：2 cm + 1ppm		
时间精度（RMS）	5 ns, peak-to-peak value 30 ns (24h)		
速率精度 ²	0.02 m/s		
TTFF ³			
冷启动	26 s		

* 特定固件版本支持。

¹ RTK 精度取决于客户侧 RTK 算法能力, 此处基于 Unicore 自研算法给出参考数据。

² 模拟器下-33 mps 直线匀速运动场景。

³ 卫星信号强度达到-130 dBm。

UC6580 Datasheet

热启动	2 s	
重捕获	1 s	
灵敏度 ^{4,5}	GNSS	
冷启动	-148 dBm	
热启动	-156 dBm	
跟踪	-162 dBm	
重捕获	-159 dBm	
功耗 ⁶ (@25°C)		
DCDC 模式	捕获: 40 mA @ 3 V	跟踪: 40 mA @ 3 V
备电模式	5 μ A @ 3 V	
工作电压		
主电源	1.7 V ~ 3.6 V	
IO 电源	1.7 V ~ 3.6 V	
备电	1.7 V ~ 3.6 V	
通讯接口		
UART x 2		
I ² C x 2		
SPI x 2		
可靠性测试及认证		
可靠性	UC6580I 符合 JESD47 标准	
	UC6580A 符合 AEC-Q100 标准	
认证	符合 RoHS 及 REACH 要求	

⁴ 灵敏度指标需确保 CN0 为 41 dB，性能可能会更新

⁵ 外部匹配 LNA 以确保性能

⁶ 与固件版本相关

2 引脚定义

2.1 引脚分布

UC6580A 和 UC6580I 引脚分布相同，图 2-1 以 UC6580A 为例进行介绍。

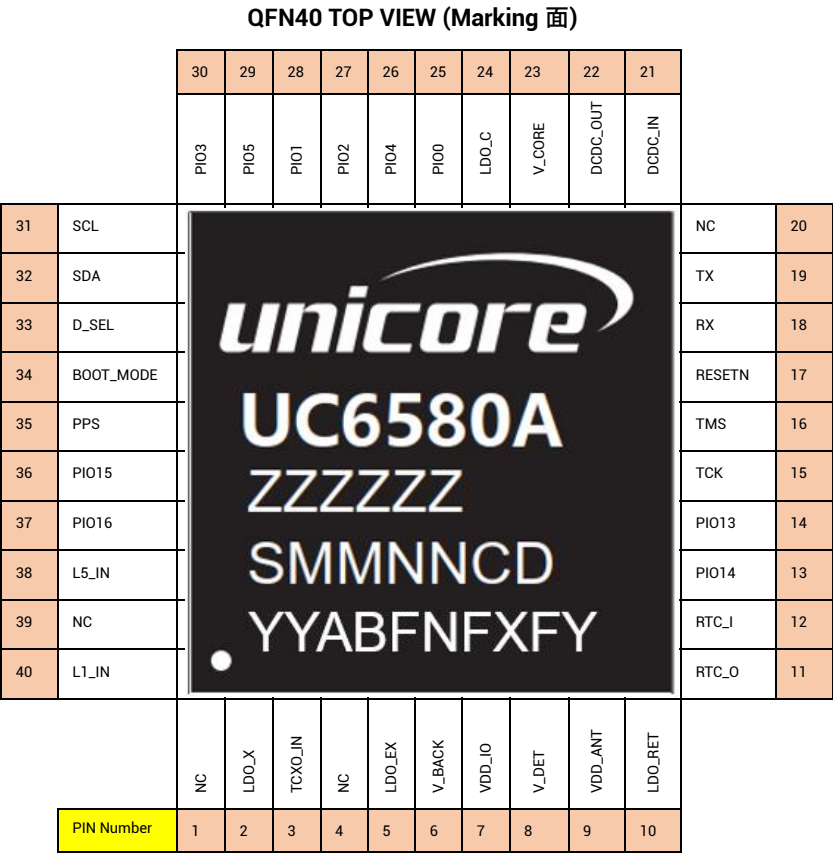


图 2-1 UC6580 管脚图

2.2 引脚说明

表 2-1 电源引脚说明

名称	引脚	类型	描述
DCDC_IN	21	Power	DC/DC 供电输入
DCDC_OUT	22	Power	DC/DC 供电输出
V_CORE	23	Power	Core 供电输入
V_BACK	6	Power	备份电源输入
VDD_IO	7	Power	IO/TCXO 等供电输入
LDO_C	24	Power	Core LDO 电压输出
LDO_X	2	Power	TCXO LDO 电压输出
LDO_EX	5	Power	仅供芯片自使用，不可对其他电路供电
NC	20	Power	NC，请悬空
V_DET ⁷	8	Power	天线检测供电输入
VDD_ANT	9	Power	天线供电输出
LDO_RET	10	Power	备份供电输出
GND			地

表 2-2 模拟引脚说明

名称	引脚	类型	描述
L1_IN	40	RF	L1 RF 输入
L5_IN	38	RF	L5 或 L2 RF 输入
TCXO_IN	3	Clock	26MHz TCXO 输入
RTC_I	12	Clock	32.768 kHz 晶体或数字波形输入
RTC_O	11	Clock	32.768 kHz 时钟输出
NC	4	-	NC，请悬空
NC	39	-	NC，请悬空

⁷ 暂不支持天线检测

名称	引脚	类型	描述
NC	1	RF	NC, 请悬空

表 2-3 PIO 引脚说明

名称	引脚	类型	IO Reset	描述
PIO0	25	IO	I/Pull-up	GPIO0
PIO1	28	IO	I/Pull-up	GPIO1
PIO2	27	IO	I/Pull-up	GPIO2
PIO3	30	IO	I/Pull-up	GPIO3
PIO4	26	IO	I/Pull-up	GPIO4
PIO5	29	IO	I/Pull-up	GPIO5
TX	19	IO	I/Pull-up	GPIO6
RX	18	IO	I/Pull-up	GPIO7
SCL	31	IO	I/Pull-up	GPIO8
SDA	32	IO	I/Pull-up	GPIO9
D_SEL	33	IO	I/Pull-up	GPIO10
PPS	35	IO	I/Pull-up	GPIO11
BOOT_MODE	34	IO	I/Pull-up	GPIO12
PIO13	14	IO	I/Pull-up	GPIO13
PIO14	13	IO	I/Pull-up	GPIO14
PIO15	36	IO	I/Pull-up	GPIO15
PIO16	37	IO	I/Pull-up	GPIO16
TMS	16	IO	I/Pull-up	GPIO17
TCK	15	IO	I/Pull-up	GPIO18
RESETN	17	IO	I/Pull-up	-

3 芯片架构

3.1 芯片框图

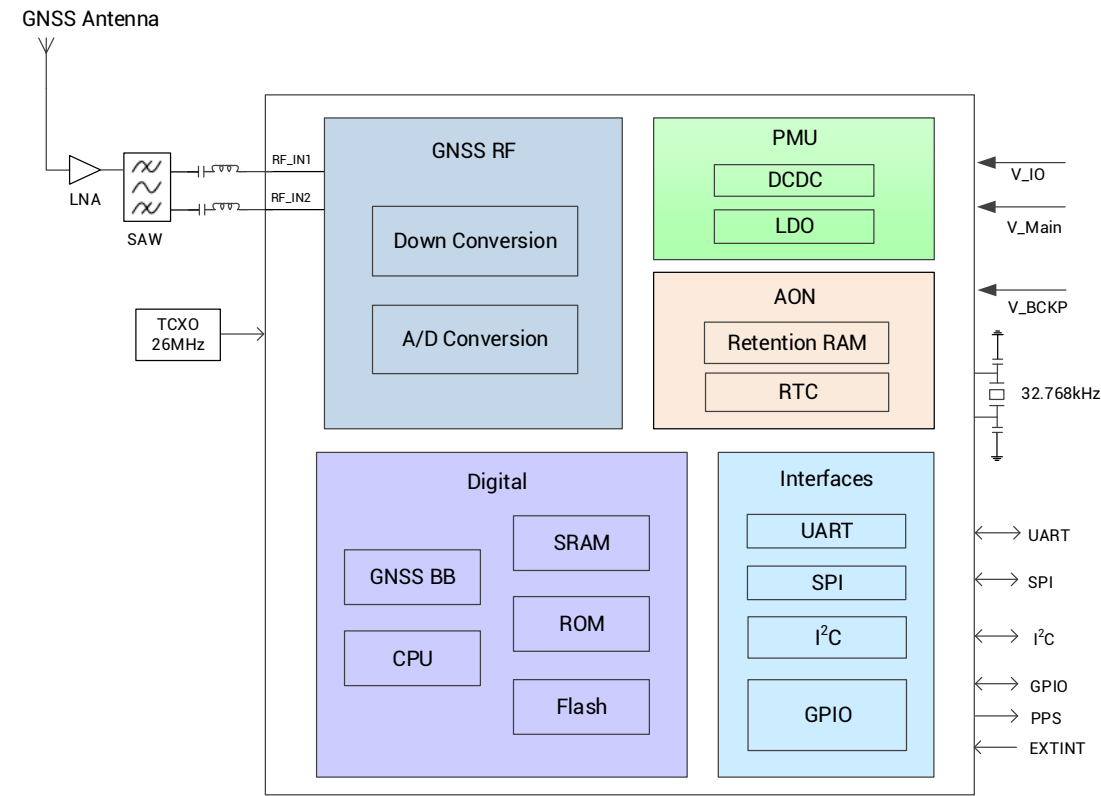


图 3-1 UC6580 芯片框图

3.2 电源管理

PMU 提供四个电源域，由 LDO 内部生成并受几个电压监视器的监控。

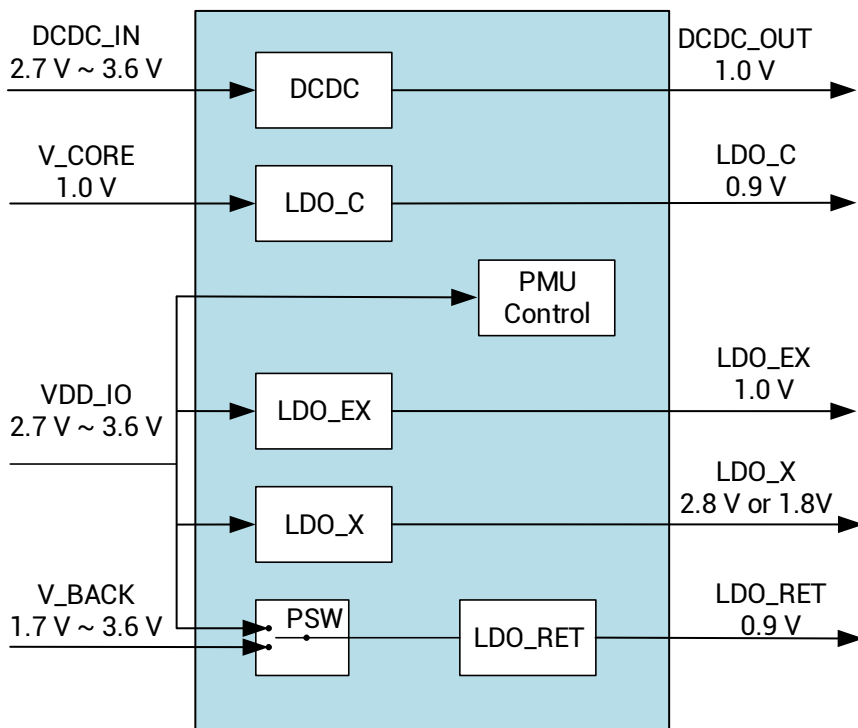


图 3-2 电源管理单元

● Core 电源域

Core 电源域是芯片内 RF 和数字部分的主电源域。后续的 LDO_C 转换 V_CORE 输入，将 V_CORE 转换为各自电压，并且须通过 LDO_C 引脚挂接去耦电容。LDO_C 驱动数字逻辑部件。

● IO 电源域

IO 电源域通过 VDD_IO 供电，包括芯片 IO 器件和片上 Flash 等。VDD_IO 的供电电压支持 1.7 V ~ 3.6 V 的宽压。除了 IO 器件以外，PMU 等设备由专用的 LDO_EX 供电。LDO_EX 须通过 LDO_EX 引脚连接相应的去耦电容。

- **Backup 电源域**

Backup 电源域包括 RTC 部分和 Retention RAM。这个电源域由 VDD_IO 和 V_BACK 供电。当 VDD_IO 的供电电压处于正常范围时，使用 VDD_IO，否则使用 V_BACK。V_BACK 的允许电压范围是 1.7 V ~ 3.6 V，因此，普通的锂电池或其他电池均可直接连接到此引脚上。如果不需要 RTC 和 backup 功能，则 V_BACK 需要连接 VDD_IO。

- **TCXO 电源域**

时钟电源域，给 TCXO 供电。该电源域有一个专用 LDO 称为 LDO_X，也由 VDD_IO 供电。如果 TCXO 由 LDO_X 供电，LDO_X 应连接到 TCXO 的电源引脚，同时用电容去耦。当然，用户也可选择除 LDO_X 以外的外部电源来使 TCXO 工作。

基于以上多电源域划分及硬件设计，UC6580 芯片支持以下三种功耗模式：

- **工作模式 (Running mode)：**芯片各电源供电正常，CPU 正常运行，各电源域供电由软件配置。所有事件，包括外部中断、通讯请求、定时等事件都可以正常处理。
- **备电模式 (V_BACK mode)：**外部切断了芯片的 IO 供电和主供电，仅保留了 V_BACK 供电。此时芯片的功耗降到很低的水平，具体的功能和耗电依赖于软件对此模式的设置；上电即醒。
- **断电模式 (Power Off mode)：**外部切断了芯片的所有供电，芯片完全不工作。

3.3 芯片时钟

系统需外部接入 26 MHz 时钟，该时钟由 TCXO 提供，为 RF 和基带 PLL 提供参考频率。为保证芯片启动时 PLL 稳定工作，需要 26 MHz 时钟在主电源和 IO 供电后 10 ms 内稳定工作。

系统支持 RTC 晶体输入，RTC 晶体通常由片内的 32.768 kHz 振荡器驱动，该振荡器需连接外部的 32.768 kHz 晶体。同时系统也支持 RTC 时钟外部输入，输入信号幅度为 0.9 V 至 1.98 V，输入信号频率为 32.768 kHz。两种输入方式二选一。RTC 时钟频率偏差应小于 20 ppm。

表 3-1 芯片时钟

	频率源	频率	备注
系统时钟	TCXO	26 MHz	需在主电源和 IO 供电后 10 ms 内稳定工作
RTC 时钟	片内振荡器	32.768 kHz	芯片需外接 32.768 kHz 晶体
	片外数字波形发生器	32.768 kHz	输入信号幅度为 0.9 V ~ 1.98 V

当主电源和 IO 供电掉电时，若 V_BACK 连接了备用电池，则基带、RF、CPU 均不再工作，而 RTC 仍保持运行为接收机提供守时参考，该工作模式即为 RTC 守时模式。RTC 守时模式下，Retention RAM 中仍保存相关数据用作 GNSS 热启动。

RTC 守时模式对于 GNSS 热启动功能为必要前提，该模式下 RTC 提供时间信息，Retention RAM 提供星历、历书等信息。如不使用 GNSS 热启动功能，RTC_O 需接地。在基于 AGNSS 的系统中，若可通过网络提供时间信息和星历作为辅助，则 RTC 并非必需。

表 3-2 RTC 守时模式

工作模式	供电	正常工作				
		BB	RF	CPU	RTC	Retention RAM
RTC 守时模式	V_BACK				●	●

3.4 芯片复位

按照 UC6580 芯片的电源结构，有两个复位域：Core 域、Backup 域。

Core 域有三种复位方式：

- RESETN 为芯片的复位引脚，当其电平为低，发出 Core 域复位信号，RESETN 低电平持续时间应不小于 10 us。
- 芯片的软件系统复位信号，由固件控制。
- 看门狗 RESET。

上述复位源中的任何一个发出 Core 域复位信号，则 Core 域将被复位。

Backup 域有两种复位方式：

- 当 V_BACK 电压低于 1.2 V，则触发复位。
- 软件控制的 RTC RESET 信号，由固件控制，只复位 RTC 计数器。

4 RF 子系统

UC6580 芯片射频子系统实现了双频双通道架构，输入信号的频率范围为 1166 MHz 至 1620 MHz。芯片接收到 GNSS 信号后，通过具有噪声消除技术的单端低噪声放大器（LNA）放大，然后送入射频增益模块进一步放大，从而降低了混频级的噪声系数要求。其中射频增益模块还提供单端到差分转换。在完成正交下混频转换之后，多个 GNSS 信号被分成两个通道。然后，分别对两个通道的 I 和 Q 信号进行低通滤波，并通过单独的可编程增益放大器（PGA）进行放大。然后将两个通道的 I 和 Q 信号发送到 6-bit 高速 ADC 部分进行数据转换。

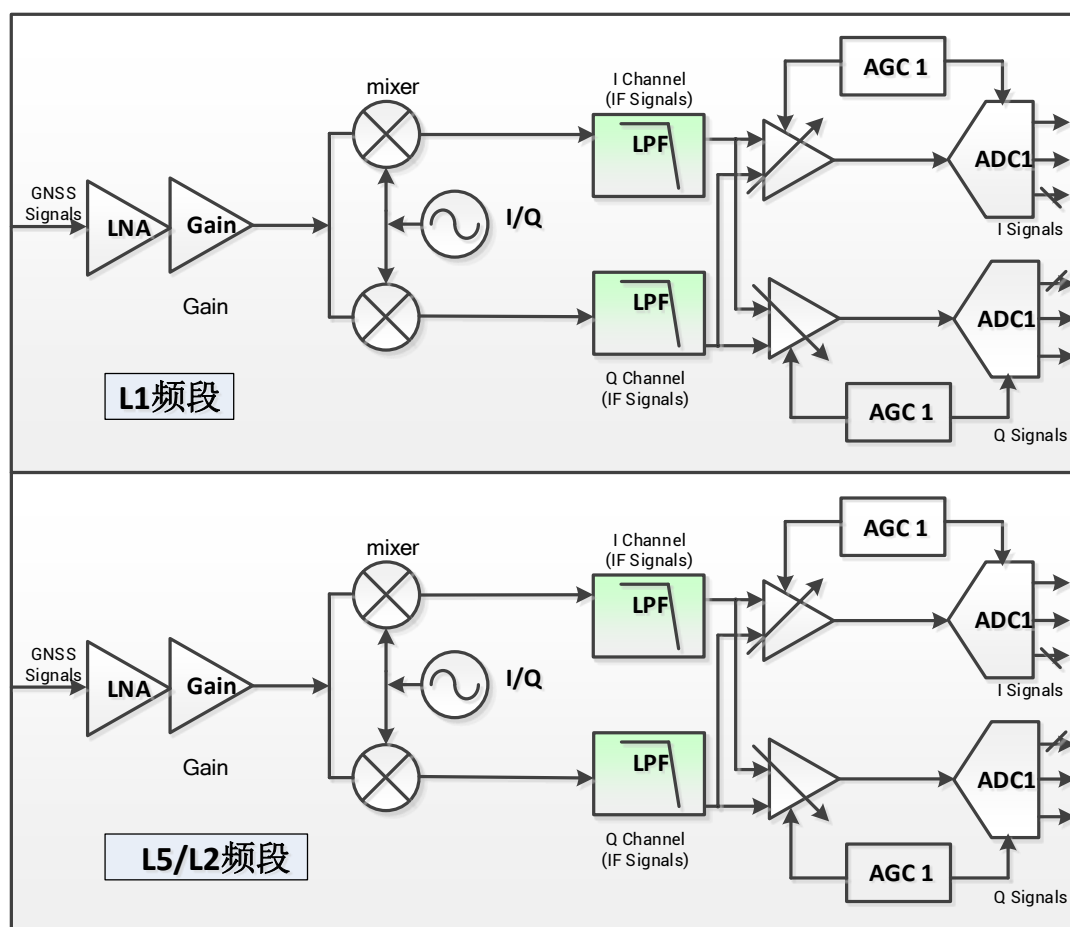


图 4-1 RF 子系统

芯片射频子系统支持以下任一种模式配置：

- 双频 L1 + L5
- 双频 L1 + L2
- L1 单频多系统。

4.1 LNA

LNA 采用单级配置，需要外部匹配才能正常工作。建议增加外部 LNA，以满足高性能要求的应用场景，外部 LNA 增益范围建议 17 dB ~ 50 dB。在干扰复杂的环境下必需匹配外部 SAW 以抑制 GNSS 频带外的干扰。

4.2 射频增益模块

具备单端到差分转换的射频增益模块位于内部 LNA 后面，提供进一步放大以及从单端到差分信号的转换。

4.3 下混频器

有源正交下混频器首先将多路 GNSS 信号转换至中频信号，该阶段信号经下变频为两路 IF 信号。

4.4 中频低通滤波器

芯片内部集成 I/Q 低通滤波器，以滤除 RF 下变频后的带外噪声，提高 RF 系统的噪声性能。

4.5 AGC

芯片支持自动增益控制设计，收敛速度更快，计算成本更低。AGC 增益控制单元依据 RF 系统所需的信号能量输出增益配置字，以控制射频数据链中各模块的增益配置。

4.6 PGA 及 ADC

芯片内部集成 PGA（可编程增益放大器）及高速 ADC。PGA 由 AGC 增益控制单元配置增益值，保证 RF 输入信号能量在一定范围内变化时输出 ADC 的信号能量不变，从而保证高速 ADC 的输出不致饱和。高速 ADC 支持 I/Q 复采样信号输出。

5 基带子系统

UC6580 芯片提供多个接口用于数据通信或者外部设备的访问，如 UART，SPI，I²C，GPIO 等。

5.1 接口

5.1.1 UART

芯片使用两个 UART 接口：UART1 和 UART2。UART 均可用于与主机通信。

UART1 默认情况下，PIO6/PIO7 对应 UART1，在标准固件版本中作为主 UART。通过 BOOT_MODE 可将 UC6580 芯片的通信接口映射到不同的 PIO 接口。PIO6/PIO7 也可被用作 SPI，此时没有 UART1 功能。关于 BOOT_MODE 使用及对应的通信接口映射请参见 6.2 中说明。

UART2 可使用 PIO15/PIO16，UART2 主要用于辅助信息传输或调试。

5.1.2 SPI slave 接口

芯片使用 SPI slave 接口作为与主机通信的可选方式来传输数据。同时支持由 SPI slave 接口加载固件。使用 SPI slave 的传输速率最大可支持 8 Mbps，最大 SPI 时钟频率为 8 MHz。

但当 SPI slave 加载固件时，最大传输速率为 4 Mbps。

SPI slave 接口与 UART1 和 I²C1 分别复用引脚 PIO6/PIO7 和 PIO8/PIO9，用户可在启动时使用 D_SEL 和 BOOT_MODE 来进行选择。若 PIO6/PIO7/PIO8/PIO9 被用作 SPI slave 接口，则没有 UART1 和 I²C1 功能；若 PIO6/PIO7 和 PIO8/PIO9 被分别用作 UART1 和 I²C1，则没有 SPI slave 接口。

当 SPI slave 接口用于主机通信时，PIO14 应用作 SRDY (Slave Ready) 信号，用于表征 SPI slave 是否准备就绪。

5.1.3 SPI master 接口

芯片提供 SPI master 接口，可以配置 PIO0/PIO1/PIO3/PIO4 为 SPI master 功能，用于与其他 SPI slave 设备通信或对其进行控制。SPI master 接口的传输速率最大为 16 Mbps，最大 SPI 时钟频率为 16 MHz。

默认情况下 SPI master 接口未启用。

5.1.4 I²C

芯片提供两个 I²C 接口 (I²C1 和 I²C2) 用于与主机或传感器进行通信。其中，I²C1 接口工作于 slave 模式，用于固件加载及与主控进行通信；I²C2 工作于 master 模式，用于外接传感器。I²C 协议和电气接口兼容 100 kbps、400 kbps 和 3.4 Mbps。

默认情况下，I²C1 接口使用 PIO8/PIO9，BOOT_MODE 应在启动时处于上拉或开路状态，详情参见 5.2 中说明。I²C2 可通过定制固件映射至 PIO13/PIO14。

5.1.5 串行 Flash 接口

串行 Flash 接口用于芯片与外部 SPI Flash 的连接。SPI Flash 可用于固件存储及更新。

仅当 BOOT_MODE 在启动时处于上拉或开路状态时，串行 Flash 接口使用 PIO0/PIO1/PIO2/PIO3/PIO4/PIO5；否则串行 Flash 接口无效。

5.2 PIO 复用说明

PIO 模块可配置为 GPIO，或作为前述通信接口。下表介绍所有 PIO 功能及复用情况。

表 5-1 GPIO 功能及复用情况

PIO #	默认功能	I/O	说明	复用功能
0	GPIO	I/O	-	SPI master MISO SPI flash D0
1	GPIO	I/O	-	SPI master MOSI SPI flash D1
2	GPIO	I/O	-	PWM0 UART2 RXD SPI flash WP
3	GPIO	I/O	-	PWM1 UAR1 TXD SPI flash HOLD
4	GPIO	I/O	-	SPI master CLK SPI flash CLK
5	GPIO	I/O	-	SPI master CSN SPI flash CSN
6	GPIO	I/O	启动时，该引脚受 BOOT_MODE 控制： UART1 TXD（当 BOOT_MODE 在启动时为高） SPI slave MISO（当 BOOT_MODE 在启动时为低）	UART1 TXD SPI slave MISO
7	GPIO	I/O	启动时，该引脚受 BOOT_MODE 控制： UART1_RXD（当 BOOT_MODE 在启动时为高） SPI slave MOSI（当 BOOT_MODE 在启动时为低）	UART1 RXD SPI slave MOSI

PIO #	默认功能	I/O	说明	复用功能
8	GPIO	I/O	启动时，该引脚受 BOOT_MODE 控制： I ² C1 SCL（当 BOOT_MODE 在启动时为高） SPI slave CLK（当 BOOT_MODE 在启动时为低）	I ² C1 SCL SPI slave CLK
9	GPIO	I/O	启动时，该引脚受 BOOT_MODE 控制： I ² C1 SDA（当 BOOT_MODE 在启动时为高） SPI slave CSN（当 BOOT_MODE 在启动时为低）	I ² C1 SDA SPI slave CSN
10	GPIO	I/O	通信接口选择引脚。选择通信接口位于 PIO6 至 PIO9。仅在启动时有效。 此引脚如果留空，则被上拉。	PPS D_SEL 32.768kHz clock
11	GPIO	I/O	-	PPS EVENT UART1 RXD
12	GPIO	I/O	引导程序模式选择引脚。选择固件加载地址，外部/内部 Flash 或者 SPI 接口。 仅在启动时有效。 此引脚如果留空，则被上拉。	BOOT MODE PPS RF_READY UART1 TXD
13	GPIO	I/O	-	I ² C2 SCL ODO_DIR EVENT
14	GPIO	I/O	-	I ² C2_SDA ODO_CNT EVENT
15	GPIO	I/O	-	UART2 TXD LO1_DET
16	GPIO	I/O	-	UART2 RXD BLK LO2_DET

PIO #	默认功能	I/O	说明	复用功能
17	TMS	I/O	调试接口	ODO_DIR GPIO
18	TCK	I/O	调试接口	ODO_CNT GPIO

 I/O 复用部分修改详细，请咨询 Unicore FAE。

5.3 时间管理单元

时间管理单元（TMU）管理基带中的所有时钟源，可以使用更精确的时钟来校准不太精确的时钟。

5.4 看门狗

UC6580 包含两个看门狗定时器，防止在软件陷入死锁时导致系统闭锁。在正常工作时，固件会在定时器发生溢出之前定期复位看门狗的内部计数器。

5.5 定时器计数器

定时器计数器有一个 EVENT 输入和一个 PPS 输出。

EVENT 可以通过 PIO11、PIO13 或 PIO14 输入，但同一时间只能输入一个 EVENT。

EVENT 输入为相对于 GPS 时间的时间戳外部事件。

 EVENT 功能默认不支持，如有需求请联系 Unicore FAE。

PPS 通过 PIO11 输出。PPS 输出生成与 GPS 或 UTC 时间网格同步的脉冲序列，时间间隔可在很宽的频率范围内配置。

所有输入和输出信号均与接收机内部时钟频率同步，这使得输入和输出信号的固有最大化误差达到±10 ns 级别。

6 系统配置

6.1 电源供电方案

UC6580 支持 2 种供电方案：内部 DC-DC 模式和 LDO 模式。

 如果不需要 RTC 和 backup 功能，则 V_BACK 需要连接 VDD_IO。

6.1.1 DC-DC 模式

在 DC-DC 模式下，主电 (V_Main) 接入 DCDC_IN 引脚，芯片的 DC-DC 模块输出 DCDC_OUT 给芯片其他部分提供电源供给，此时系统由内部 DC-DC 供电：

- DCDC_IN 和 VDD_IO 采用相同电源供电
- V_BACK 可单独供电，或者与 DCDC_IN 和 VDD_IO 采用相同电源供电
- 系统电源由 DCDC_IN 输入，DCDC_OUT 输出接入 V_CORE 输入引脚
- TCXO 供电使用 LDO_X，电压可选择 1.8 V 或 2.8 V。

6.1.2 LDO 模式

在 LDO 模式下，主电 (V_Main) 接入 DCDC_IN 引脚，DCDC_IN 与 DCDC_OUT 短接，芯片的 DCDC 模块被旁路，直接由主电 (V_Main) 给芯片其他部分提供电源供给。此时：

- DCDC_IN 与 DCDC_OUT 短接在一起
- DCDC_IN 和 VDD_IO 采用相同电源供电
- V_BACK 可单独供电，或者与 DCDC_IN 和 VDD_IO 采用相同电源供电
- 系统供电由 VDD_IO 输入，经过 LDO_EX 输出到 V_CORE，由 LDO_EX 供电
- TCXO 供电使用 LDO_X，电压可选择 1.8 V 或 2.8 V。

以上两种模式的具体设计方法请参考《UC6580 硬件参考设计和注意事项》。

6.2 BOOT 模式

UC6580 的 Boot 模式为单机模式，通过 D_SEL (PIO10)和 BOOT_MODE (PIO12)引脚控制。根据 D_SEL 和 BOOT_MODE 的状态，Boot 模式细分为三种情形：

- UART1 和 I²C1 启动，此时 UART1：PIO6/7，I²C1：PIO8/PIO9
- UART1 启动，此时 UART1：PIO11/12
- SPI slave 启动，此时 SPI Slave：PIO6 至 PIO9。

芯片启动时管脚功能配置及 Boot 模式说明参见表 6-1 至表 6-5。

BOOT_MODE 仅在上电或 RESETN 被释放之前有效。RESETN 被释放后，BOOT_MODE 引脚可用作普通的 PIO 引脚。

表 6-1 启动时管脚功能配置

D_SEL	BOOT_MODE	Boot Mode	Boot 阶段			固件启动后	说明
			PIO6/7	PIO8/9	PIO11/12		
1	X	UART1 和 I ² C1 启动	UART1	I ² C1	X	通过 UART1 (PIO 6/7) 输出定位信息	
0	1	UART1 启动	X		UART1	通过 SPI (PIO 6/7/8/9) 传输定位信息	UART1 从 PIO11/PIO12 启动, 无 I ² C1 启动
0	0	SPI slave	SPI slave		X	通过 SPI (PIO 6/7/8/9) 传输定位信息	

这三种 Boot 模式的启动过程如下:

步骤 1 CPU 检测接口的固件升级请求。

表 6-2 UART1 和 I²C1 启动模式

If	Then
CPU 在上电或复位后的 20 ms 内检测到 UART1 的固件升级请求	CPU 开始自适应波特率并升级固件, 升级完成后运行
CPU 在上电或复位后的 20 ms 内检测到 I ² C1 的固件升级请求	CPU 开始自适应 I ² C 时钟并升级固件, 升级完成后运行
CPU 在上电或复位后的 20 ms 内未检测到 UART1 或 I ² C1 的固件升级请求	进行步骤 2

表 6-3 UART1 启动模式

If	Then
CPU 在上电或复位后的 20 ms 内检测到 UART1 的固件升级请求	CPU 开始自适应波特率并升级固件，升级完成后运行
CPU 在上电或复位后的 20 ms 内未检测到 UART1 的升级要求	进行步骤 2

表 6-4 SPI slave 启动模式

If	Then
CPU 在上电或复位后的 20 ms 内检测到 SPI slave 接口的固件升级请求	CPU 升级固件，升级完成后运行
CPU 在上电或复位后的 20 ms 内未检测到 SPI slave 接口的升级要求	进行步骤 2

步骤 2 CPU 顺序检查封装内嵌 Flash 以及外部 Flash。

表 6-5 CPU 检测 Flash

If	Then
CPU 检测到封装内嵌 Flash 中的固件	读取内嵌 Flash 中的固件并运行
CPU 检测到封装内嵌 Flash 中无固件	CPU 尝试读取外部 Flash 中的固件，并运行。

7 电气特性指标

7.1 直流电气特性指标

7.1.1 最大绝对额定值

表 7-1 最大绝对额定值

符号	参数	最小值	最大值	单位
DCDC_IN	内部 DC/DC 转换器输入电压	-0.2	3.6	V
V_CORE	基带主内核和 RF 输入电源电压	-0.2	1.05	V
DCDC_OUT	内部 DC/DC 转换器的输出电压	-0.2	1.05	V
VDD_IO	I/O, LDO_X 和 flash 输入电压	-0.2	3.6	V
V_BACK	备份域输入电源电压	-0.2	3.6	V
TCXO_IN	TCXO_IN 上输入电压	-0.2	2.9	V
RTC_I	RTC_I 上输入电压	-0.2	1.98	V
Vdig	PIO 上输入电压	-0.2	3.6	V
Prfin	LNA_IN 上 RF 输入功率		+15	dBm
Ptot	总功率		360 (常温)	mW
Tjun	结温	-40	+125	°C
Ts	储存温度	-50	+150	°C

☞ 所有输入电压，纹波均不能超过 50 mV。

7.1.2 推荐工作条件

表 7-2 推荐工作条件

符号	参数	最小值	典型值	最大值	单位
DCDC_IN	内部 DC/DC 转换器输入电压	2.7	3.3	3.6	V
V_CORE	基带主内核和 RF 输入电源电压	0.9	1.0	1.05	V
VDD_IO	I/O, LDO_X 和 flash 输入电压	2.7	3.3	3.6	V
V_BACK	备份域输入电源电压	1.7	3.3	3.6	V

7.2 模拟电气特性指标表

表 7-3 模拟电气特性指标 1

符号	参数	最小值	典型值	最大值	单位
LDO_X	LDO_X 输出电压 (1.8 V TCXO)	1.75	1.8	1.95	V
	LDO_X 输出电压 (2.8 V/2.9 V TCXO)	2.75	2.8	2.95	V
LDO_RET	LDO_RET 输出电压	0.6	0.9	0.95	V
LDO_C	LDO_C 输出电压	0.85	0.9	0.95	V
LDO_EX	LDO_EX 输出电压	0.95	1.0	1.05	V
V_DET ⁸	天线检测输入	1.7	3.3	3.6	V
VDD_ANT ⁹	天线供电输出	1.7	3.3	3.6	V
RTC_I	32.768 kHz 晶体或数字波形输入			1.98	V
RTC_O	32.768 kHz 时钟输出			1.98	V
DCDC_OUT	内部 DC/DC 转换器的输出电压	0.9	1.0	1.05	V
TCXO_IN_Vpp	TCXO 输入峰-峰电压	0.5	0.6	1.98	Vpp

⁸ 暂不支持天线检测

⁹ VDD_ANT 输出电压为 V_DET – (天线电流) × (10 Ω)。

表 7-4 模拟电气特性指标 2 - RTC 指标要求

符号	参数	条件	最小值	典型值	最大值	单位
RTC_Fxtal	RTC 晶振共振频率			32768		Hz
RTC_T_start	RTC 启动时间		0.2	1	2	s
RTC_CL	RTC 负载电容	ESR = 80 kΩ		12.5		pF
RTC_Vil	RTC 低电平输入电压	共用 RTC 振荡器输入	0.0		0.2	V
RTC_Vih	RTC 高电平输入电压	共用 RTC 振荡器输入	0.9		1.98	V

7.3 RF 电气特性指标

表 7-5 RF 电气特性指标

符号	参数	条件	最小值	典型值	最大值	单位
L1_IN	接收机输入频率		1559.098	1561.098	1606	MHz
L5_IN	接收机输入频率		1166.45	1176.45	1217.14	MHz
LNA_IN	LNA 输入阻抗			50		Ω
LNA_S11	LNA 输入回波损耗	50 Ω 环境		-10		dB
NFtot	接收机级联噪声系数	50 Ω 环境		5		dB
Ext_Gain	外部 LNA 增益	50 Ω 环境	15	17	60*	dB
TCXO_Freq	TCXO 频率	0.5 ppm		26		MHz

* 外部 LNA 增益在该范围时，系统 CN0 波动 1dB。

8 机械尺寸

8.1 UC6580A (QFN40 车规)

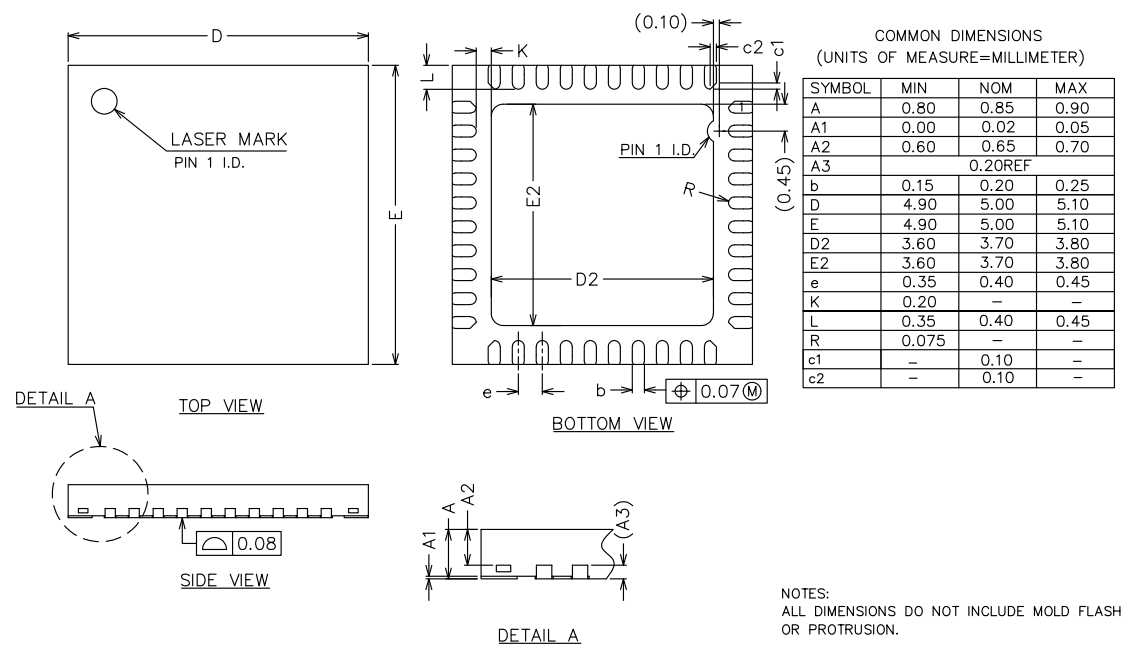


图 8-1 UC6580A (QFN40 车规) 机械尺寸

8.2 UC6580I (QFN40 工规)

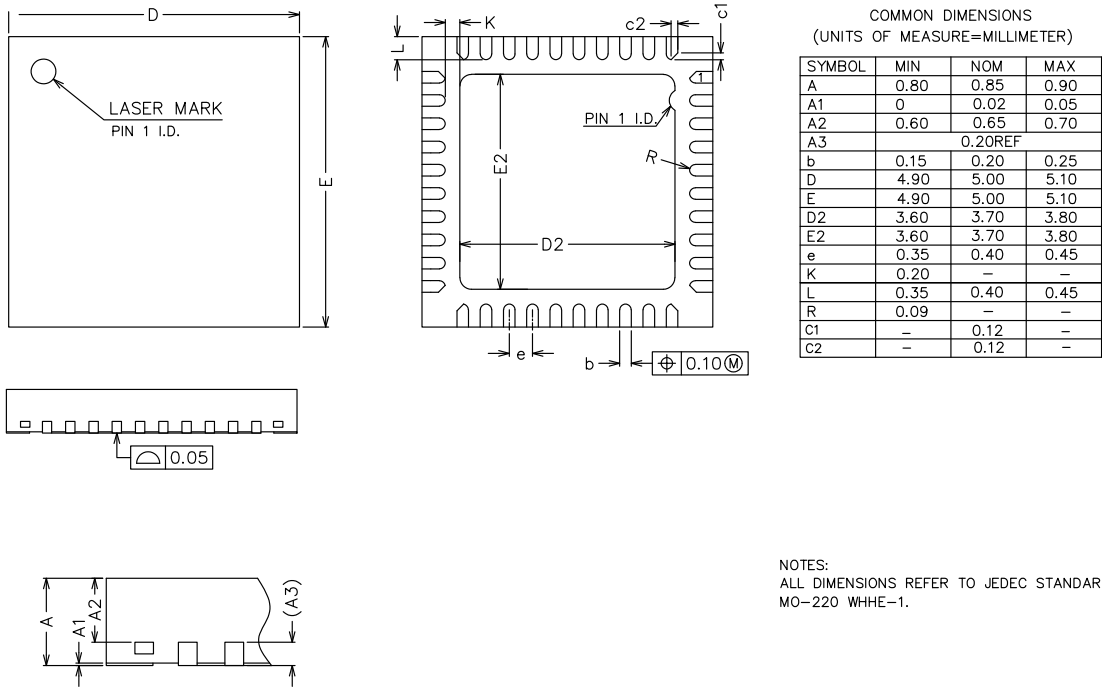


图 8-2 UC6580I (QFN40 工规) 机械尺寸

9 焊接要求

回流焊温度曲线建议采用如下图 9-1 所示（锡膏建议使用 M705-GRN360）。

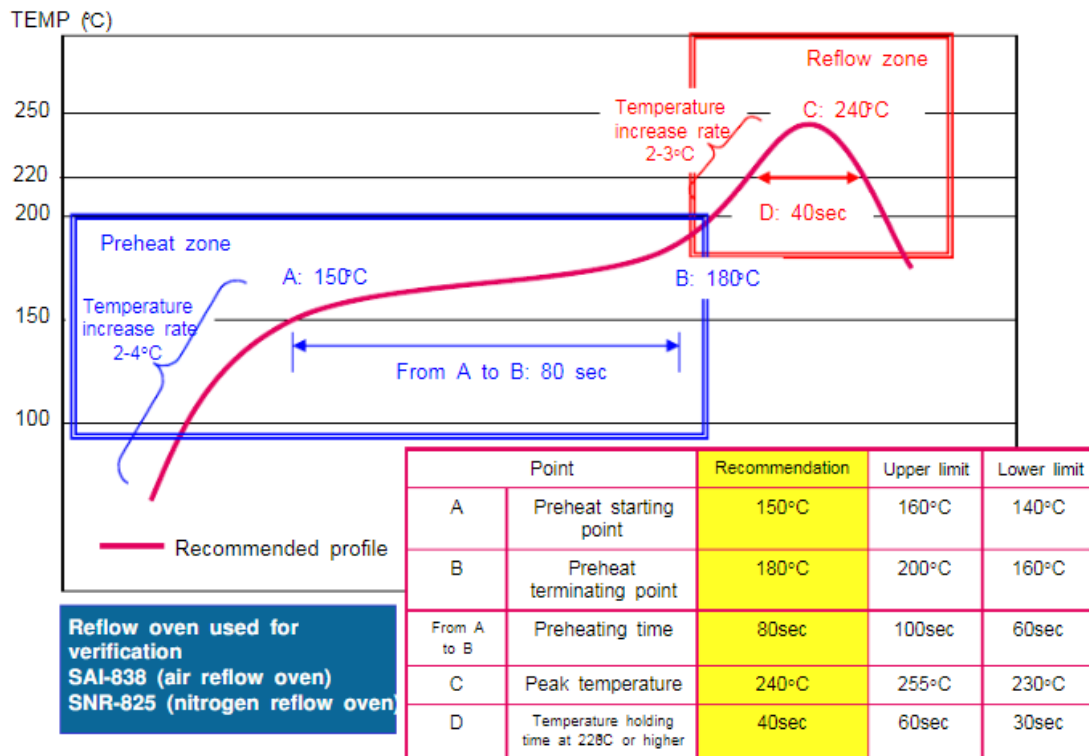


图 9-1 焊接温度曲线

10 产品外观及包装

10.1 外观

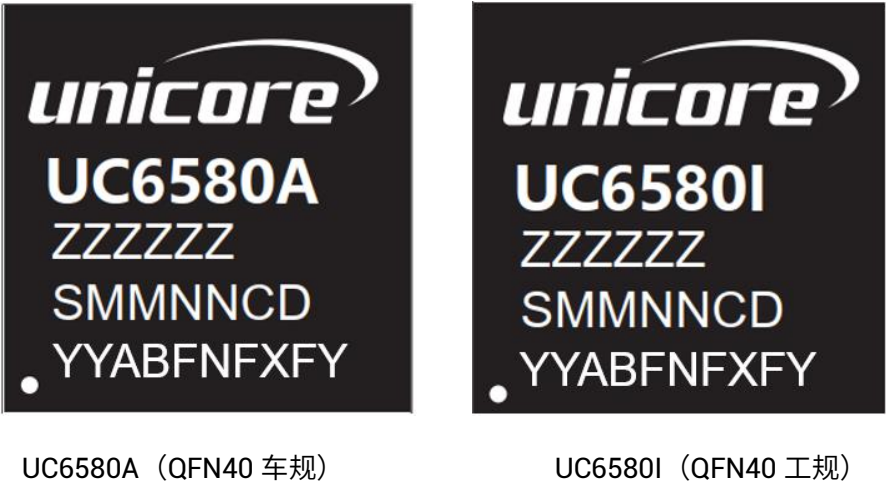


图 10-1 UC6580 外观图

10.2 标识



图 10-2 UC6580 产品标识说明示例

表 10-1 产品标签说明

代码	说明
UC6580	产品主型号
A	级别-车规级 (Automotive)
I	级别-工规级 (Industrial)

10.3 订货信息

表 10-2 订货信息

型号	封装	内置 Flash	工作温度	等级	包装
UC6580A	QFN40 5 mm × 5 mm × 0.85mm	Yes	-40 °C ~ 105 °C	车规级	卷带包装，每 卷 3000 片
UC6580I	QFN40 5 mm × 5 mm × 0.85mm	Yes	-40 °C ~ 85 °C	工规级	卷带包装，每 卷 3000 片

和芯星通科技（北京）有限公司

Unicore Communications, Inc.

北京市海淀区丰贤东路 7 号北斗星通大厦三层
F3, No.7, Fengxian East Road, Haidian, Beijing, P.R.China,
100094

www.unicorecomm.com

Phone: 86-10-69939800

Fax: 86-10-69939888

info@unicorecomm.com



www.unicorecomm.com